

3.3 V 差分多点低电压 M-LVDS 驱动器/接收器

UM3405 SOP8
UM3406 SOP8

1 描述

UM3405 和 UM3406 是纯 3.3V 供电的差分多点低电压 (M-LVDS) 线路驱动器和接收器。UM3405 和 UM3406 符合 TIA/EIA-899 标准。UM3405 在 0.0V 下提供 1 型接收器阈值。UM3406 在 0.1V 下提供 2 型接收器阈值。

这些器件配备 1 型和 2 型接收器,可在 -1V 至 3.4V 的共模电压范围内,仅凭 50 mV 的差分输入电压即可检测总线状态。1 型接收器具有接近零的阈值 (± 50 mV),并具有 25 mV 的差分输入电压迟滞,以防止在信号缓慢变化或输入丢失时出现输出振荡。2 型接收器包含一个偏置阈值,可在开路、总线空闲及其他故障条件下提供可检测的电压。UM3405 和 UM3406 支持单工或半双工总线配置。

2 应用

- TIA/EIA-485 的低功耗、高速、短距离替代方案
- 背板或有线多点数据和时钟传输
- 蜂窝基站
- 交换机
- 网络交换机和路由器

3 特点

- 低压差分 30 Ω 至 55 Ω 线路驱动器和接收器,信号传输速率高达 200Mbps
- 1 型接收器具有 25 mV 的迟滞
- 2 型接收器提供 100 mV 的偏移阈值,用于检测开路和总线空闲状态
- 符合或超过 M-LVDS 标准 TIA/EIA-899
- 可控的驱动器输出电压转换时间,以提升信号质量
- -1 V 至 3.4 V 的共模电压范围,可在高达 2 V 的地噪声条件下进行数据传输
- 总线引脚在禁用状态或 $V_{CC} \leq 1.5$ V 时呈高阻抗
- M-LVDS 总线上电/断电无毛刺
- 工作电压范围: $V_{CC} = 3.3 \pm 10\%$ V (3.0 至 3.6V)
- 工作温度范围: -40 $^{\circ}$ C 至 125 $^{\circ}$ C
- 闩锁性能 (Latch-up) 超过 200mA

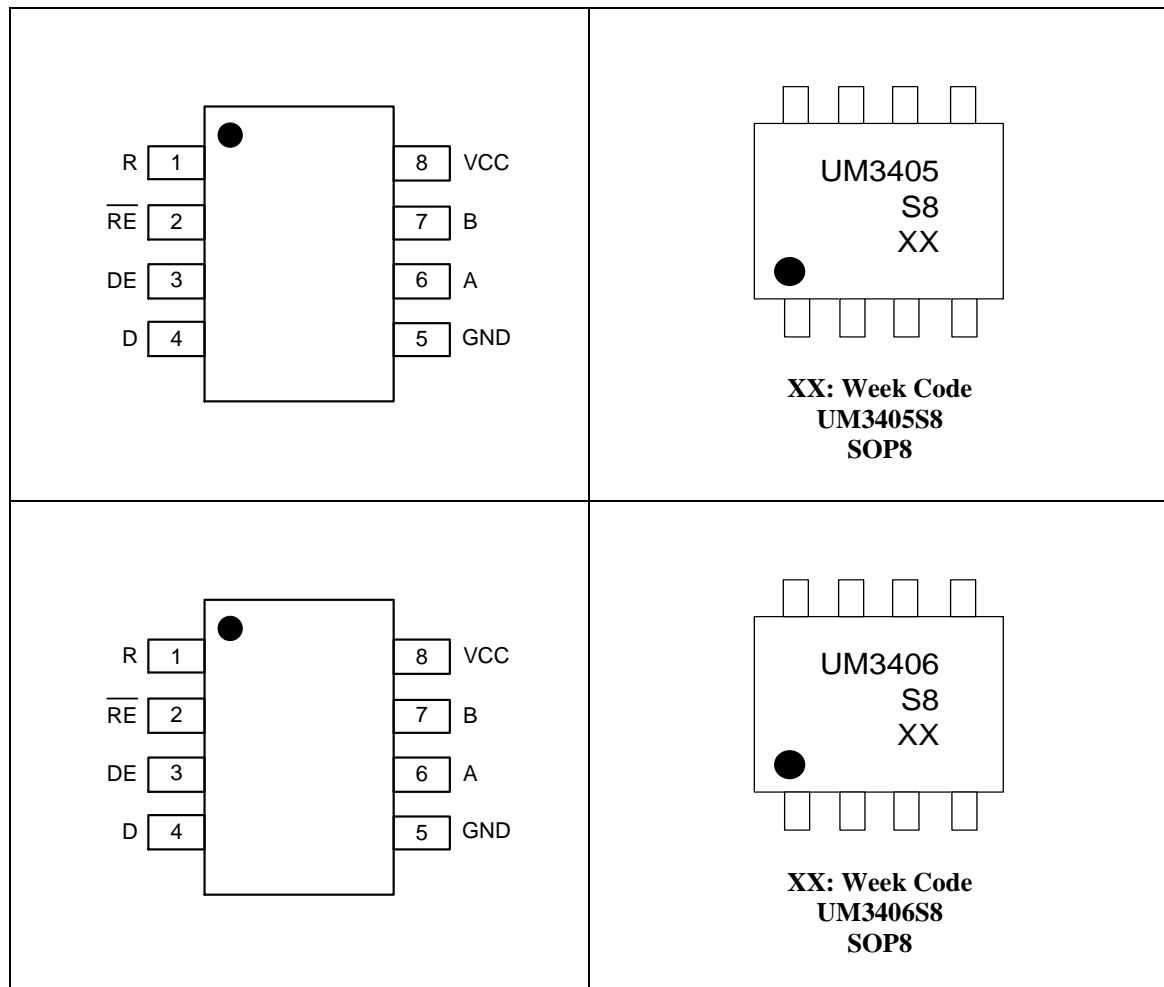
4 选型指南

器件型号	接收器类型	最大数据速率 (Mbps)	V _{CC} 范围 (V)
UM3405S8	1 型	200	3.0 至 3.6
UM3406S8	2 型	200	3.0 至 3.6

5 订购信息

器件型号	丝印编码	封装类型	发货数量
UM3405S8	UM3405S8	SOP8	3000pcs/13Inch Tape & Reel
UM3406S8	UM3406S8	SOP8	3000pcs/13Inch Tape & Reel

6 引脚配置和功能



6 引脚配置和功能 (续)

编号	名称	I/O 类型	默认状态	功能
1	R	LVC MOS 输出		接收器输出引脚
2	\overline{RE}	LVC MOS 输入	高	接收器使能输入引脚 (低电平=有效, 高电平=高阻抗输出)
3	DE	LVC MOS 输入	低	驱动器使能输入引脚 (低电平=高阻抗输出, 高电平=有效)
4	D	LVC MOS 输入		驱动器输入引脚
5	GND			接地供电引脚。为确保正常工作, 该引脚必须连接至电源。
6	A	M-LVDS 输入/输出		总线输入/输出引脚
7	B	M-LVDS 输入/输出		总线反相输入/输出引脚
8	VCC			电源引脚。为确保正常工作, 该引脚必须连接至电源。

7 规格

7.1 绝对最大额定值 (注 1、2)

符号	参数	条件	最小值	典型值	最大值	单位
V_{CC}	电源电压		-0.5		4.0	V
V_{IN}	任意逻辑引脚上的输入电压 (D、DE、 \overline{RE})		-0.3		4.0	V
	A、B 引脚的输入电压		-1.8		4.0	V
V_{OUT}	输出电压 R		-0.3		$V_{CC}+0.3$	V
	输出电压 A、B		-1.8		4.0	V
V_{ESD}	人体模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准	所有引脚		± 8		kV
	带电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准	所有引脚		± 2		kV
T_{STG}	贮存温度		-65		150	$^{\circ}C$

注 1: 超过“最大额定值”表中所列应力的情况可能会损坏器件。如果超过了这些限值中的任何一项, 则不应假设器件仍能正常工作, 可能会发生损坏, 并可能影响可靠性。

注 2: 适用于该器件的最大额定值是单项应力极限值 (而非正常工作条件), 且不能同时适用。若超过应力极限, 则不能保证器件能正常工作, 可能会发生损坏, 并可能影响可靠性。

7.2 推荐工作条件

符号	参数	条件	最小值	典型值	最大值	单位
V_{CC}	电源电压		3	3.3	3.6	V
V_{IH}	高电平输入电压		2		V_{CC}	V
V_{IL}	低电平输入电压		0		0.8	V
V_{BUS}	任一总线端子的电压 (V_A 、 V_B)		-1.4		3.8	V
$ V_{ID} $	差分输入电压的幅值		0.05		V_{CC}	V
T_A	工作环境温度		-40		125	°C

7.3 热学特性

符号	参数	值	单位
θ_{JA}	结至环境热阻	110	°C/W
θ_{JC}	结至外壳热阻	54	

7.4 电气特性 (静态) (注 1)

$V_{CC} = 3.3V \pm 10\%$ (3V 至 3.6V), $GND = 0V$, $T_A = -40^\circ C$ 至 $+125^\circ C$ 。所有典型值均在 $25^\circ C$ 且电源电压 $V_{CC} = 3.3V$ 条件下测得。

符号	参数	测试条件	最小值	典型值	最大值	单位
I_{CC}	电源电流	接收器禁用, 驱动器启用。 \overline{RE} 且 $DE = V_{CC}$; $R_L = 50 \Omega$; 其余均为开路		13	22	mA
		接收器和驱动器禁用。 $\overline{RE} = V_{CC}$; $DE = GND$; $R_L =$ 无负载; 其余均为开路		1	4	
		接收器和驱动器启用。 $\overline{RE} = GND$; $DE = V_{CC}$; $R_L = 50 \Omega$; 其余均为开路		16	24	
		接收器启用, 驱动器禁用。 \overline{RE} 和 $DE = V_{CC}$; $R_L = 50 \Omega$; 其余均悬空			13	

7.4 电气特性（静态）（注 1）（续）

$V_{CC} = 3.3V \pm 10\%$ (3V 至 3.6V), $GND = 0V$, $T_A = -40^\circ C$ 至 $+125^\circ C$ 。所有典型值均在 $25^\circ C$ 且电源电压 $V_{CC} = 3.3V$ 条件下测得。

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{IH}	输入高电平		2		V_{CC}	V
V_{IL}	输入低电平		GND		0.8	V
V_{BUS}	任一总线端子的电压 (V_A 、 V_B)		-1.4		3.8	V
$ V_{ID} $	差分输入电压的幅值		0.05		V_{CC}	V
驱动器						
$ V_{AB} $	差分输出电压幅值	参见图8-2	480		650	mV
$\Delta V_{AB} $	逻辑状态之间差分输出电压幅值的变化	参见图 8-2	-50		50	mV
$V_{OS(SS)}$	稳态共模输出电压	参见图 8-3	0.8		1.2	V
$\Delta V_{OS(SS)}$	逻辑状态之间稳态共模输出电压的变化	参见图 8-3	-50		50	mV
$V_{OS(PP)}$	峰峰值共模输出电压	参见图 8-3			150	mV
V_{AOC}	最大稳态开路输出电压	参见图 8-7	0		2.4	V
V_{BOC}	最大稳态开路输出电压	参见图 8-7	0		2.4	V
$V_{P(H)}$	电压过冲, 低电平至高电平输出	参见图 8-5			$1.2V_{SS}$	V
$V_{P(L)}$	电压过冲, 高电平至低电平输出	参见图 8-5	$-0.2V_{SS}$			V
I_{IH}	高电平输入电流 (D、DE)	$V_{IH} = 2V$	0		10	μA
I_{IL}	低电平输入电流 (D、DE)	$V_{IL} = 0.8V$	0		10	μA
$ I_{OS} $	差分短路输出电流	参见图 8-4			24	mA
接收器						
V_{IT+}	正向差分输入电压阈值 (参见图 8-9 及表 9-1 和表 9-2)	1 型			50	mV
		2 型			150	
V_{IT-}	负向差分输入电压阈值 (参见图 8-9 及表 9-1 和表 9-2)	1 型	-50			mV
		2 型	50			

7.4 电气特性（静态）（注 1）（续）

$V_{CC} = 3.3V \pm 10\%$ (3V 至 3.6V), $GND = 0V$, $T_A = -40^\circ C$ 至 $+125^\circ C$ 。所有典型值均在 $25^\circ C$ 且电源电压 $V_{CC} = 3.3V$ 条件下测得。

符号	参数	测试条件	最小值	典型值	最大值	单位
接收器						
V_{HYS}	差分输入电压迟滞(参见图 8-9)	1 型		25		mV
		2 型		0		
V_{OH}	高电平输出电压	$I_{OH} = -8\text{ mA}$	2.4			V
V_{OL}	低电平输出电压	$I_{OL} = 8\text{ mA}$			0.4	V
I_{IH}	高电平输入电流 (RE)	$V_{IH} = 2V$	-10		0	μA
I_{IL}	低电平输入电流 (RE)	$V_{IL} = 0.8V$	-10		0	μA
I_{OZ}	高阻抗状态输出电流	$V_O = 0V$ 或 V_{CC}	-10		15	μA
C_A/C_B	输入电容	$V_I = 0.4 \sin(30E^6 \pi t) + 0.5\text{ V}$, 其他输出为 1.2V (注 2)		3		pF
C_{AB}	差分输入电容	$V_{AB} = 0.4 \sin(30E^6 \pi t)\text{ V}$, 其他输出为 1.2V (注 2)			2.5	pF
$C_{A/B}$	输入电容平衡, (C_A/C_B)		99		101	%
总线输入和输出						
I_A	收发器的驱动器禁用时接收器的输入电流	$V_A = 3.8V$, $V_B = 1.2V$	0		32	μA
		$V_A = 0V$ 或 $2.4V$, $V_B = 1.2V$	-20		20	
		$V_A = -1.4V$, $V_B = 1.2V$	-32		0	
I_B	收发器的驱动器禁用时接收器的输入电流	$V_B = 3.8V$, $V_A = 1.2V$	0		32	μA
		$V_B = 0V$ 或 $2.4V$, $V_A = 1.2V$	-20		20	
		$V_B = -1.4V$, $V_A = 1.2V$	-32		0	
I_{AB}	收发器的驱动器禁用时接收器的差分输入电流 ($I_A - I_B$)	$V_A = V_B$, $-1.4 \leq V_A \leq 3.8\text{ V}$	-4		4	μA

7.4 电气特性（静态）（注 1）（续）

$V_{CC} = 3.3V \pm 10\%$ (3V 至 3.6V), $GND = 0V$, $T_A = -40^\circ C$ 至 $+125^\circ C$ 。所有典型值均在 $25^\circ C$ 且电源电压 $V_{CC} = 3.3V$ 条件下测得。

符号	参数	测试条件	最小值	典型值	最大值	单位
总线输入和输出						
$I_{A(OFF)}$	收发器关机时接收器的输入电流	$0V \leq V_{CC} \leq 1.5$, $V_A = 3.8V$, $V_B = 1.2V$	0		32	μA
		$0V \leq V_{CC} \leq 1.5$, $V_A = 0V$ 或 $2.4V$, $V_B = 1.2V$	-20		20	
		$0V \leq V_{CC} \leq 1.5$, $V_A = -1.4V$, $V_B = 1.2V$	-32		0	
$I_{B(OFF)}$	收发器关机时接收器的输入电流	$0V \leq V_{CC} \leq 1.5$, $V_B = 3.8V$, $V_A = 1.2V$	0		32	μA
		$0V \leq V_{CC} \leq 1.5$, $V_B = 0V$ 或 $2.4V$, $V_A = 1.2V$	-20		20	
		$0V \leq V_{CC} \leq 1.5$, $V_B = -1.4V$, $V_A = 1.2V$	-32		0	
$I_{AB(OFF)}$	收发器关机时接收器的的差分输入电流 ($I_A - I_B$)	$0V \leq V_{CC} \leq 1.5$, $V_A = V_B$, $-1.4 \leq V_A \leq 3.8V$	-4		4	μA
C_A	驱动器禁用时的收发器输入电容	$V_A =$ $0.4 \sin(30E^6 \pi t) +$ $0.5V$ (注 2); $V_B = 1.2V$		5		pF
C_B	驱动器禁用时的收发器输入电容	$V_B =$ $0.4 \sin(30E^6 \pi t) +$ $0.5V$ (注 2); $V_A = 1.2V$		5		pF
C_{AB}	驱动器禁用时的收发器输入电容	$V_A =$ $0.4 \sin(30E^6 \pi t) +$ $0.5V$ (注 2); $V_B = 1.2V$			3	pF
$C_{A/B}$	驱动器禁用时收发器输入电容平衡, (C_A / C_B)		99		101	%

注 1: 本数据表采用的代数约定是将最小的正值（最大的负值）限定为最小值。

注 2: HP4194A 阻抗分析仪（或同等设备）

7.5 电气特性（动态）

7.5.1 电气特性（动态）—驱动器

$V_{CC} = 3.3V \pm 10\%$ (3V 至 3.6V), $GND = 0V$, $T_A = -40^\circ C$ 至 $+125^\circ C$ 。所有典型值均在 $25^\circ C$ 且电源电压 $V_{CC} = 3.3V$ 条件下测得。

符号	参数	测试条件	最小值	典型值	最大值	单位
驱动程序						
t_{PLH}	低电平至高电平输出传播延迟时间	参见图 8-5	1	1.9	2.6	ns
t_{PHL}	高电平至低电平输出的传播延迟时间		1	1.9	2.6	ns
t_{PHZ}	禁用时间, 高电平至高阻抗输出	参见图 8-6			7	ns
t_{PLZ}	禁用时间, 低电平至高阻抗输出				7	ns
t_{PZH}	使能时间, 高阻抗到高电平输出				7	ns
t_{PZL}	使能时间, 高阻抗至低电平输出				7	ns
$t_{SK(P)}$	脉冲偏移 ($t_{PHL} - t_{PLH}$)	参见图 8-5		0	120	ps
$t_{SK(PP)}$	器件间偏移 (注 1)	参见图 8-5			1	ns
$t_{JIT(PER)}$	周期抖动均方根值 (注 2)	100 MHz 时钟输入 (注 3), 参见图 8-8		2	3	ps
$t_{JIT(PP)}$	抖动峰峰值 (注 2)	200 Mbps $2^{15}-1$ PRBS 输入 (注 4), 参见图 8-8		30	130	ps
t_R	差分输出信号上升时间	参见图 8-5	1		1.6	ns
t_F	差分输出信号下降时间	参见图 8-5	1		1.6	ns

注 1: $t_{SK(PP)}$ 是当两个器件在相同供电电压、相同温度下工作, 且封装和测试电路完全一致时, 其任意指定端子之间传播延迟时间差的绝对值。

注 2: 抖动通过设计和特性分析得到保证。数据中已扣除激励抖动。

注 3: $t_R = t_F = 0.5 ns$ (10% 和 90%)。输出值中已去除源抖动。

7.5.2 电气特性（动态）—接收器

$V_{CC} = 3.3V \pm 10\%$ (3V 至 3.6V), $GND = 0V$, $T_A = -40^\circ C$ 至 $+125^\circ C$ 。所有典型值均在 $25^\circ C$ 且电源电压 $V_{CC} = 3.3V$ 条件下测得。

符号	参数	测试条件		最小	典型值	最大值	单位	
接收器								
t_{PLH}	低电平至高电平输出的传播延迟时间	参见图 8-10		2	5.2	6.8	ns	
t_{PHL}	高电平至低电平输出的传播延迟时间			2	5.2	6.8	ns	
t_{PHZ}	禁用时间, 高电平至高阻抗输出	参见图 8-11				10	ns	
t_{PLZ}	禁用时间, 低电平至高阻抗输出					10	ns	
t_{PZH}	使能时间, 高阻抗至高电平输出						15	ns
t_{PZL}	使能时间, 高阻抗至低电平输出						15	ns
$t_{SK(P)}$	脉冲偏移 ($t_{PHL} - t_{PLH}$)			$C_L = 15pF$, 参见图8-10	1 型		100	300
			2 型		300	500		
$t_{SK(PP)}$	器件间偏移 (注 1)	$C_L = 15pF$, 参见图8-10				1	ns	
$t_{JIT(PER)}$	周期抖动均方根值 (注 2)	100 MHz 时钟输入 (注 3), 参见图 8-12			4	7	ps	
$t_{JIT(PP)}$	抖动峰峰值 (注 2)	200 Mbps $2^{15}-1$ PRBS 输入 (注 4), 参见图 8-12	1 型		200	700	ps	
			2 型		225	800		
t_R	差分输出信号上升时间	$C_L = 15pF$, 参见图8-10		1		2.6	ns	
t_F	差分输出信号下降时间	$C_L = 15pF$, 参见图8-10		1		2.6	ns	

注 1: $t_{SK(PP)}$ 是当两个器件在相同供电电压、相同温度下工作, 且封装和测试电路完全一致时, 其任意指定端子之间传播延迟时间差的绝对值。

注 2: 抖动通过设计和特性分析得到保证。数据中已扣除激励抖动。

注 3: $V_{ID} = 200 mV_{PP}$, $V_{CM} = 1V$, $t_R = t_F = 0.5 ns$ (10% 和 90%)。输出值中已去除源抖动

注 4: $t_R = t_F = 0.5 ns$ (10% 和 90%)。输出值中已去除源抖动。

8 参数测量信息

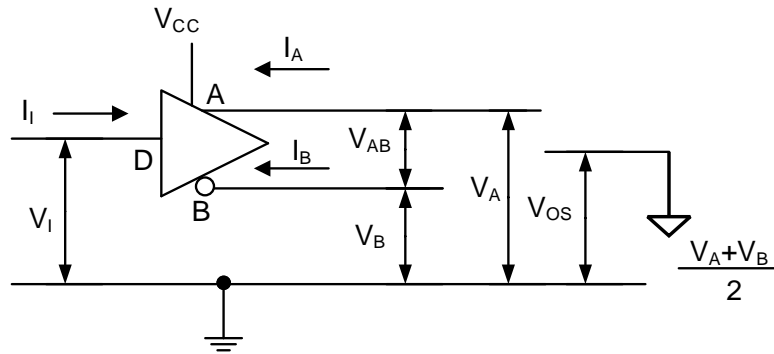
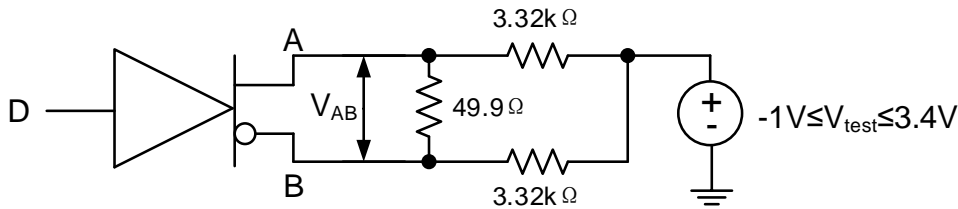
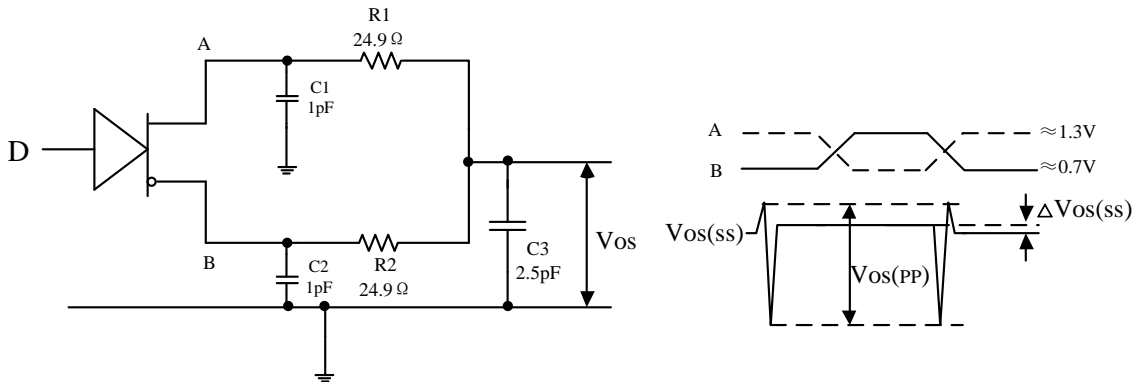


图 8-1. 驱动器电压和电流定义



注：所有电阻的公差均为 1%。

图 8-2. 差分输出电压测试电路



注 1：所有输入脉冲均由具有以下特性的发生器提供： t_R 或 $t_F \leq 1\text{ ns}$ ，频率 = 500 kHz，占空比 = $50 \pm 5\%$ 。

注 2：C1、C2 和 C3 包括被测设备 (D.U.T.) 周围 2 厘米范围内的仪器和夹具电容，公差为 20%。

注 3：R1 和 R2 为金属膜表面贴装电阻，公差为 1%，位于距被测设备 (D.U.T.) 2 厘米范围内。

注 4： $V_{OS(PP)}$ 的测量设备的 -3 dB 带宽至少为 1 GHz。

图 8-3. 驱动器共模输出电压的测试电路及定义

8 参数测量信息 (续)

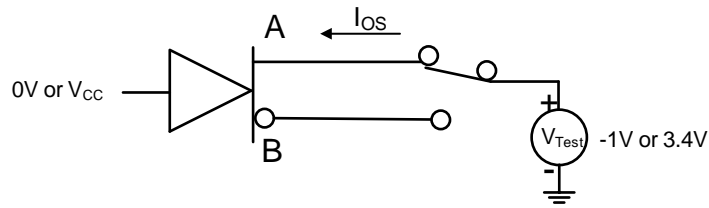
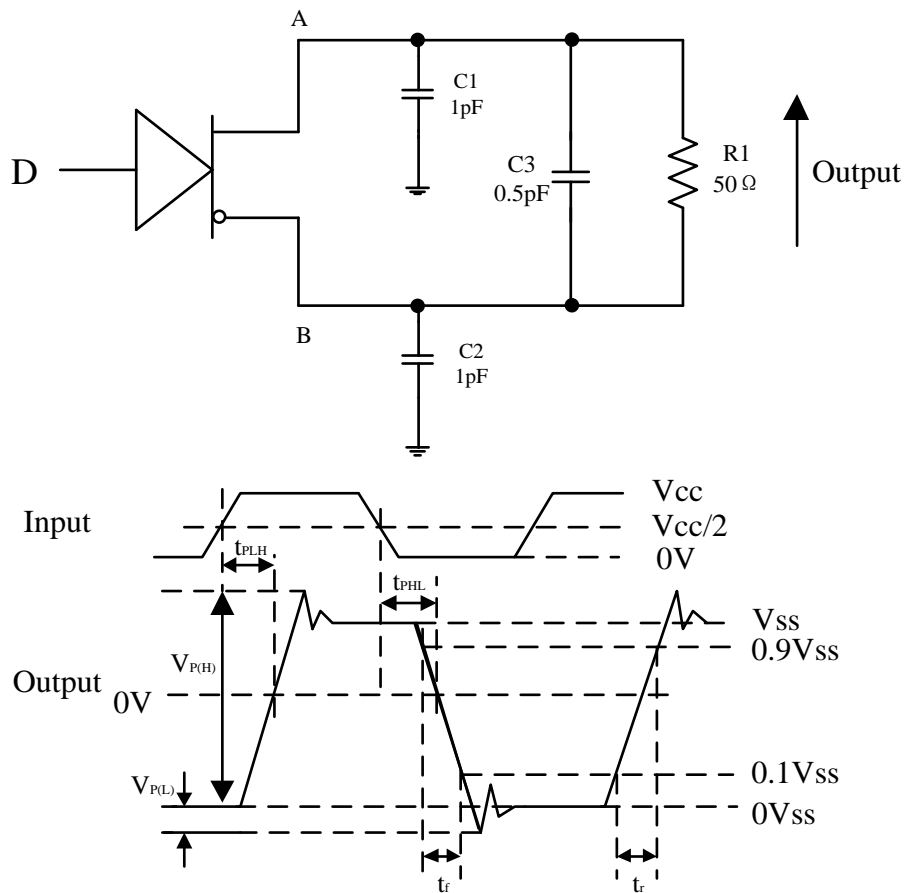


图 8-4. 驱动器短路测试电路



注 1: 所有输入脉冲均由具有以下特性的发生器提供: t_R 或 $t_F \leq 1 \text{ ns}$, 频率 = 500 kHz, 占空比 = $50 \pm 5\%$ 。

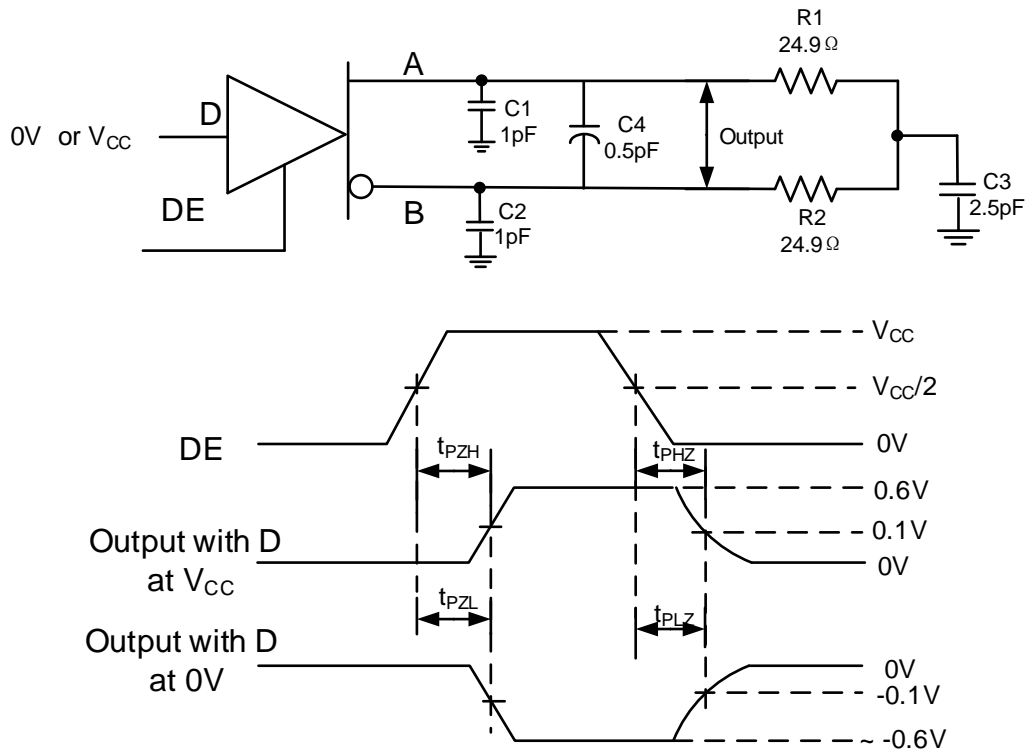
注 2: C_1 、 C_2 和 C_3 包括被测设备 (D.U.T.) 周围 2 厘米范围内的仪器和夹具电容, 公差为 20%。

注 3: R_1 为金属膜表面贴装电阻, 公差为 1%, 位于距被测设备 (D.U.T.) 2 厘米范围内。

注 4: 测量设备的 -3 dB 带宽至少为 1 GHz。

图8-5. 差分输出信号的驱动器测试电路、时序和电压定义

8 参数测量信息 (续)



注 1: 所有输入脉冲均由具有以下特性的发生器提供: t_R 或 $t_F \leq 1$ ns, 频率 = 500 kHz, 占空比 = $50 \pm 5\%$ 。

注 2: C1、C2 和 C3 包括被测设备 (D.U.T.) 周围 2 厘米范围内的仪器和夹具电容, 公差为 20%。

注 3: R1 和 R2 为金属膜表面贴装电阻, 公差为 1%, 位于距被测设备 (D.U.T.) 2 厘米范围内。

注 4: 测量应在 -3 dB 带宽至少为 1 GHz 的测试设备上进行。

图 8-6. 驱动器使能和禁用时间电路和定义

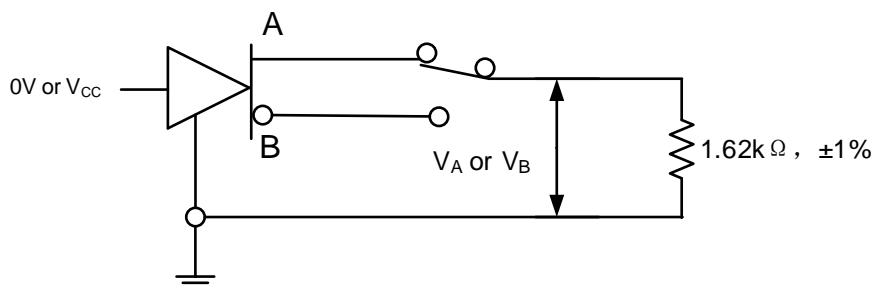
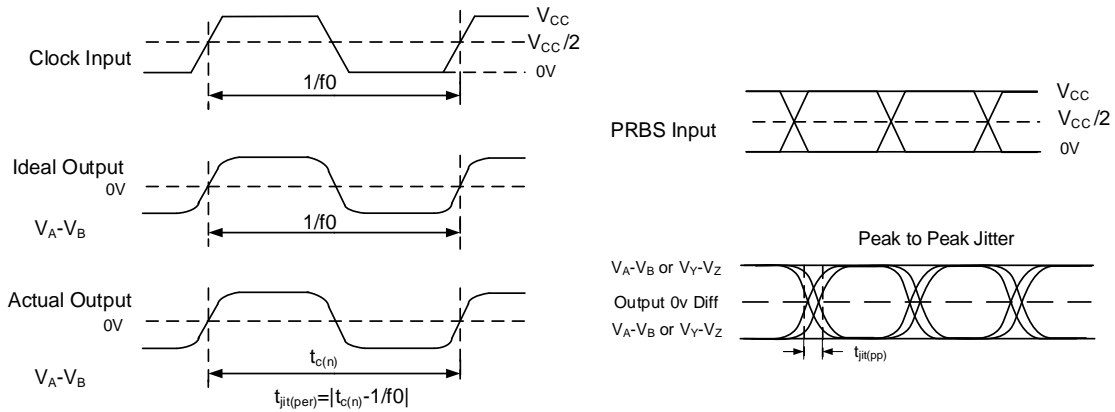


图 8-7. 最大稳态输出电压

8 参数测量信息 (续)



注 1: 所有输入脉冲均由安捷伦 8304A 提供。

注 2: 测量在运行 TDSJIT3 应用软件的 TEK TDS6604 上进行

注 3: 周期抖动是使用 100 MHz、占空比为 $50 \pm 1\%$ 的时钟输入进行测量的。

注 4: 峰峰值抖动使用 200 Mbps $2^{15}-1$ PRBS 输入进行测量。

图 8-8. 驱动器抖动测量波形

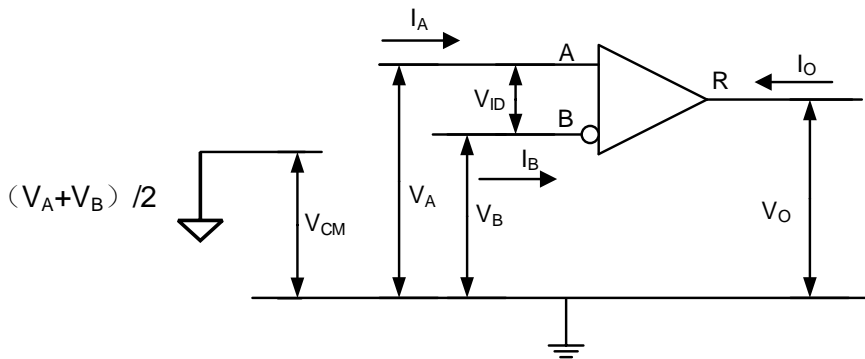
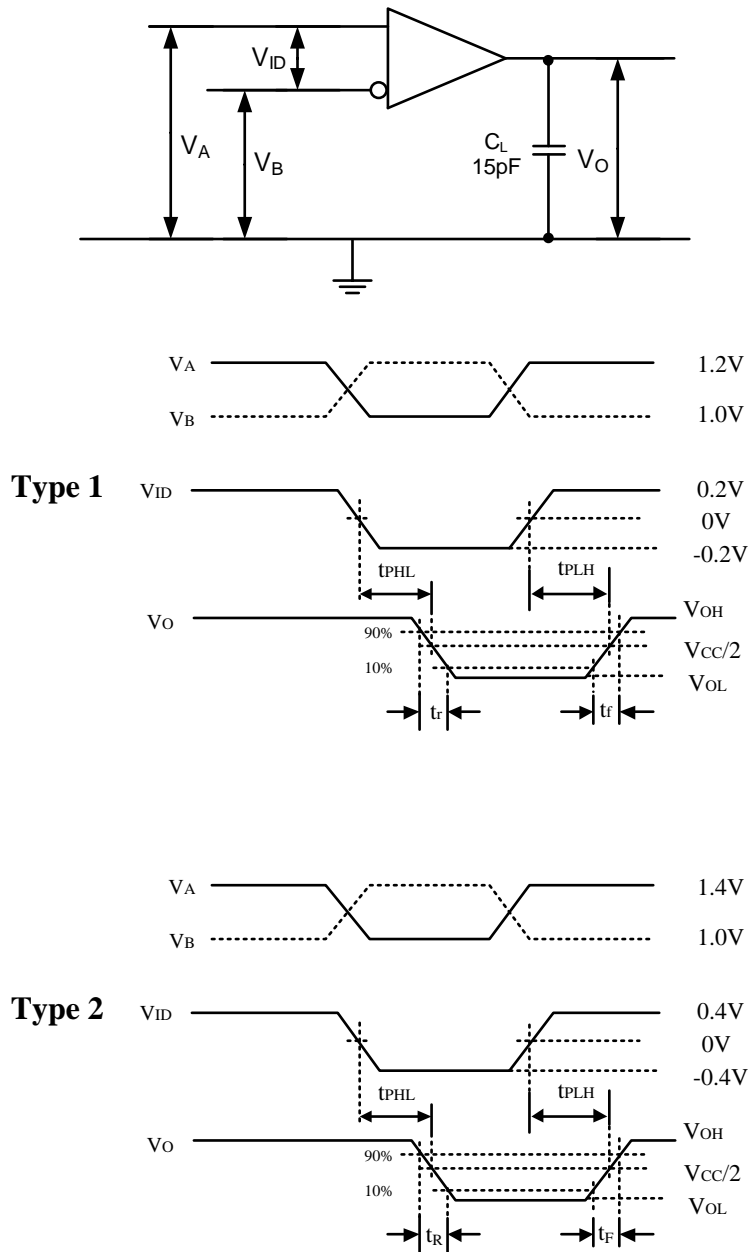


图 8-9. 接收器电压和电流定义

8 参数测量信息 (续)

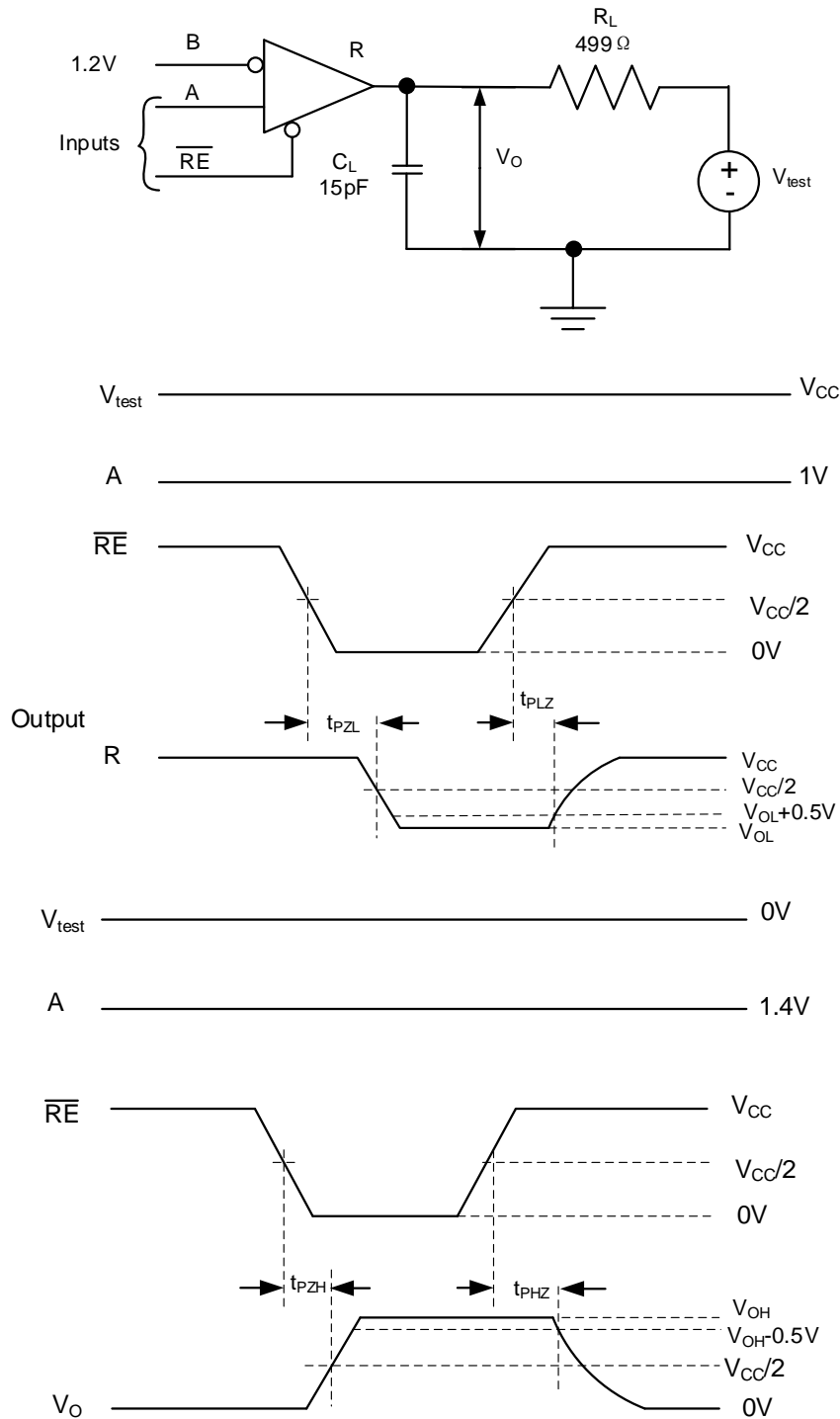


注 1: 所有输入脉冲均由具有以下特性的发生器提供: t_r 或 $t_f \leq 1\text{ ns}$, 频率 = 1 MHz, 占空比 = $50 \pm 5\%$ 。 C_L 由公差为 20% 的低损耗陶瓷表面贴装电容器和被测设备 (D.U.T.) 2 cm 范围内的夹具电容组合而成。

注 2: 测量应在 -3 dB 带宽至少为 1 GHz 的测试设备上进行。

图 8-10. 接收器时序测试电路及波形

8 参数测量信息 (续)



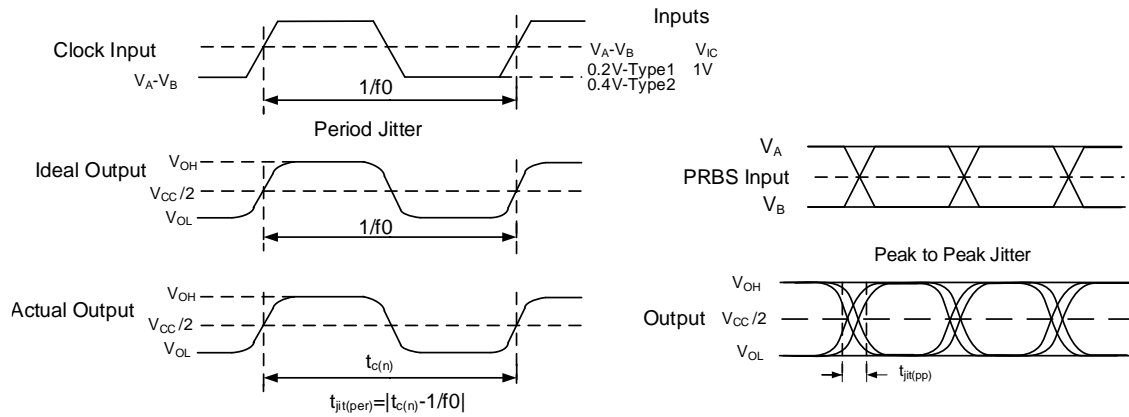
注 1: 所有输入脉冲均由具有以下特性的发生器提供: t_R 或 $t_F \leq 1$ ns, 频率 = 500 kHz, 占空比 = $50 \pm 5\%$ 。

注 2: R_L 为金属膜表面贴装电阻, 公差为 1%, 位于距被测设备 (D.U.T.) 2 厘米范围内。

注 3: C_L 为被测设备 (DUT) 2 厘米范围内仪器和夹具的电容, 其公差为 20%。

图 8-11. 接收机启用/禁用时间测试电路及波形

8 参数测量信息 (续)



注 1: 所有输入脉冲均由安捷伦 8304A 提供。

注 2: 测量在运行 TDSJIT3 应用软件的 TEK TDS6604 上进行

注 3: 周期抖动使用 100 MHz、占空比为 $50 \pm 1\%$ 的时钟输入进行测量。

注 4: 峰峰值抖动使用 200 Mbps $2^{15}-1$ PRBS 输入进行测量。

图 8-12. 接收机抖动测量波形

8 参数测量信息 (续)

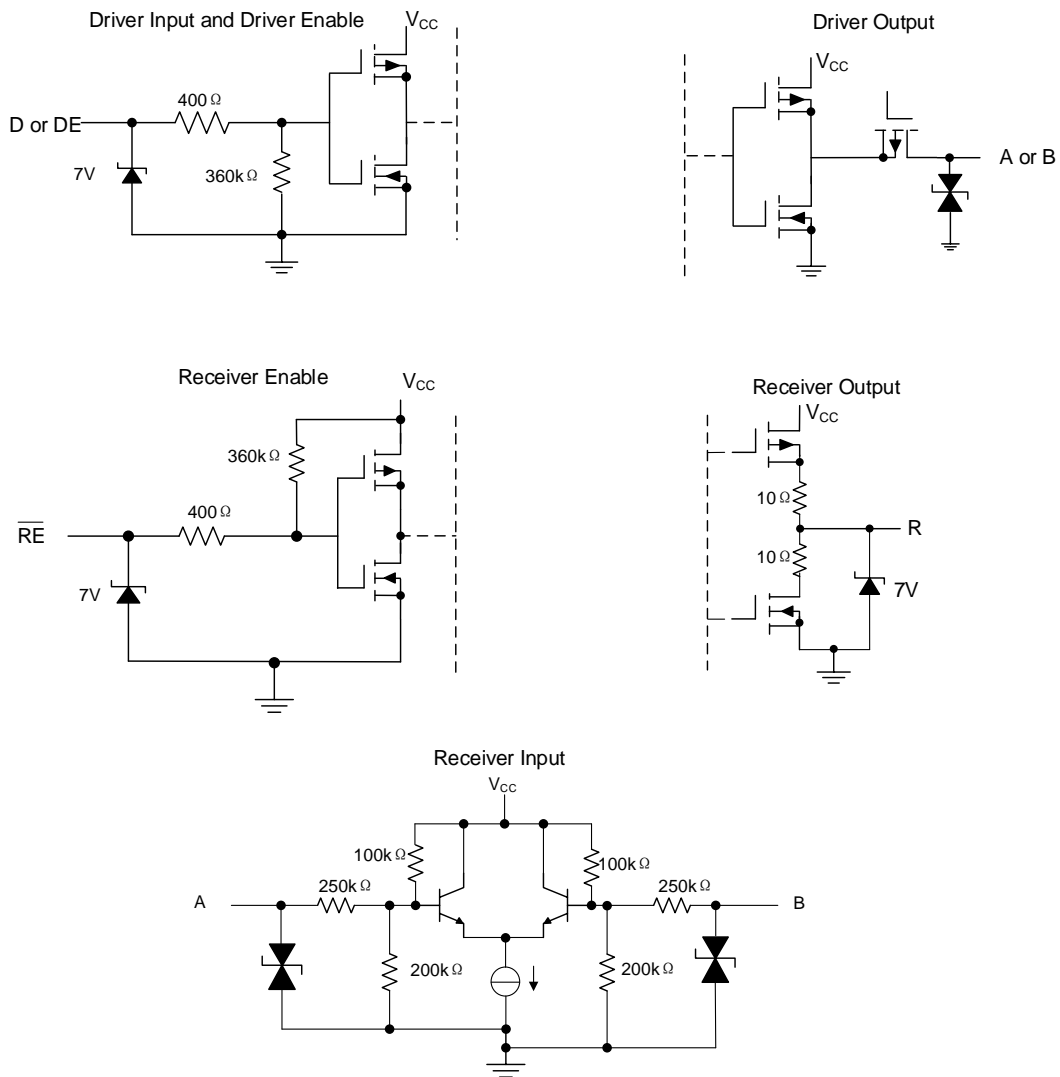


图 8-13. 等效输入和输出原理图

9 详细说明

9.1 接收机输入阈值测试电压

表 9-1.1 型接收器输入阈值测试电压

施加电压		产生的差分 输入电压	产生的共模输入电压	接收器输出 (注 1)
V_{IA}	V_{IB}	V_{ID}	V_{IC}	
2.400	0.000	2.400	1.200	H
0.000	2.400	-2.400	1.200	L
3.800	3.750	0.050	3.775	H
3.750	3.800	-0.050	3.775	L
-1.350	-1.400	0.050	-1.375	H
-1.400	-1.350	-0.050	-1.375	L

注 1: H = 高电平, L = 低电平, 输出状态假设接收器已启用 ($\overline{RE} = L$)

表 9-2.2 型接收器输入阈值测试电压

施加电压		产生的差分 输入电压	产生的共模输入电压	接收器输出 (注 2)
V_{IA}	V_{IB}	V_{ID}	V_{IC}	
2.400	0.000	2.400	1.200	H
0.000	2.400	-2.400	1.200	L
3.800	3.650	0.150	3.725	H
3.800	3.750	0.050	3.775	L
-1.250	-1.400	0.150	-1.325	H
-1.350	-1.400	0.050	-1.375	L

注 2: H = 高电平, L = 低电平, 输出状态假设接收器已启用 ($\overline{RE} = L$)

9.2 设备功能模式

表 9-3. 设备功能表（注 1）

1 型接收器 (UM3405)	输入		输出	
	$V_{ID} = V_A - V_B$	\overline{RE}	R	
	$V_{ID} \geq 50 \text{ mV}$	L	H	
	$-50 \text{ mV} < V_{ID} < 50 \text{ mV}$	L	?	
	$V_{ID} \leq -50 \text{ mV}$	L	L	
	X	H	Z	
	X	Open	Z	
	Open	L	?	
2 型接收器 (UM3406)	输入		输出	
	$V_{ID} = V_A - V_B$	\overline{RE}	R	
	$V_{ID} \geq 150 \text{ mV}$	L	H	
	$50 \text{ mV} < V_{ID} < 150 \text{ mV}$	L	?	
	$V_{ID} \leq 50 \text{ mV}$	L	L	
	X	H	Z	
	X	Open	Z	
	Open	L	L	
驱动器	输入	启用	输出	
	D	DE	A	B
	L	H	L	H
	H	H	H	L
	Open	H	L	H
	X	Open	Z	Z
	X	L	Z	Z

注 1: H = 高电平, L = 低电平, Z = 高阻抗, X = 无关紧要, ? = 未确定

10 应用信息

10.1 接收器输入阈值（故障安全）

M-LVDS 标准定义了 1 型和 2 型接收器。1 型接收器未提供故障安全功能，其差分输入电压阈值接近 0 V。2 型接收器的差分输入电压阈值相对于 0 V 存在偏移，用于检测电压差的缺失。偏移输入对接收器输出的影响可参见表 10-1 和图 10-1。

10.1 接收器输入阈值（故障安全）（续）

表 10-1. 接收器输入阈值要求

接收器类型	输出低	输出高
1 型	$-2.4\text{ V} \leq V_{ID} \leq -0.05\text{ V}$	$0.05\text{ V} \leq V_{ID} \leq 2.4\text{ V}$
2 型	$-2.4\text{ V} \leq V_{ID} \leq 0.05\text{ V}$	$0.15\text{ V} \leq V_{ID} \leq 2.4\text{ V}$

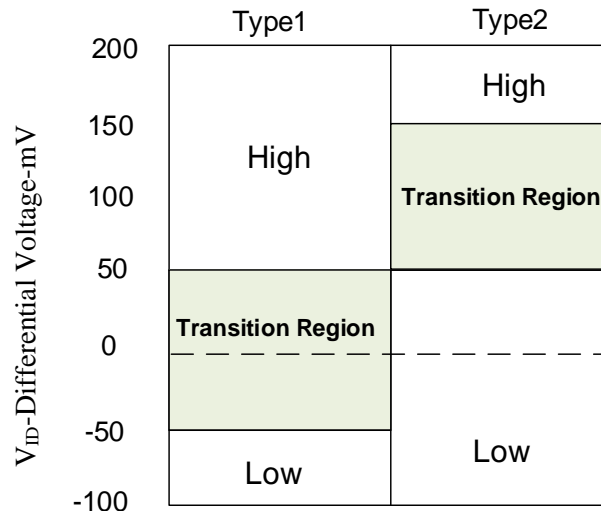


图 10-1. 显示不同类型过渡区域的接收器差分输入电压

10.2 带电插拔和无毛刺上电/断电

UM3405/3406 提供无毛刺上电/断电功能，可防止器件的 M-LVDS 输出在上电或断电事件期间打开。这在热插拔应用中尤为重要，此时器件已物理连接到 M-LVDS 多点总线，且 V_{CC} 正在线性上升。虽然这些器件的 M-LVDS 接口在上电/断电时无毛刺，但接收器输出结构并非如此。R 引脚上的毛刺与 \overline{RE} 电压无关。由此毛刺引起的任何复杂情况或问题，均可通过电源序列控制或系统要求来轻松解决，即在 V_{CC} 达到稳态值之前暂停操作。

单工理论配置：数据流为单向点对点传输，从一个驱动器传输到一个接收器。UM3405 和 UM3406 提供高信号电流，可实现长距离驱动并具备高抗干扰能力。单端终端连接可产生高幅度电平。并行终端连接可产生典型的 MLVDS 幅度电平，并最大限度地减少反射。参见图 10-2 和 10-3。UM3405 和 UM3406 可用作驱动器或接收器。

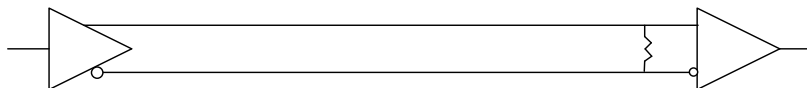


图 10-2. 点对点单工端接

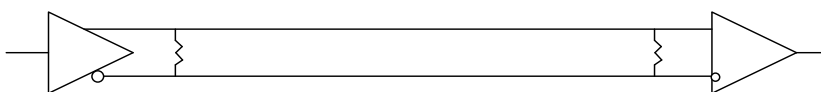


图 10-3. 并行单工端接

10.2 带电插拔和无毛刺上电/断电（续）

单工多点连接理论配置：数据流为单向传输，从一个驱动器流向一个或多个接收器，需要多块电路板。单端端接可产生高幅度电平；并行端接可产生典型的 MLVDS 幅度电平，并最大限度地减少反射。在评估测试板上，可根据需要使用接头 P1、P2 和 P3 将收发器相互连接或连接至总线。参见图 10-4 和 10-5。UM3405 和 UM3406 可用作驱动器或接收器。

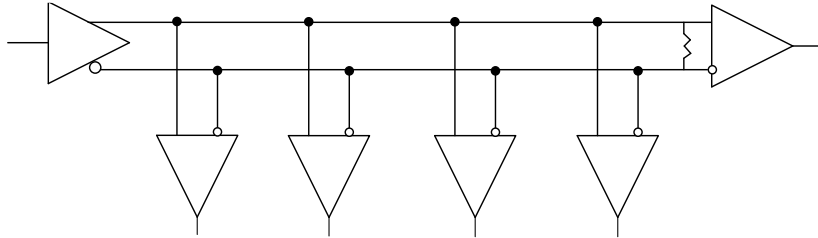


图 10-4. 单端端接的多点或分布式单工配置

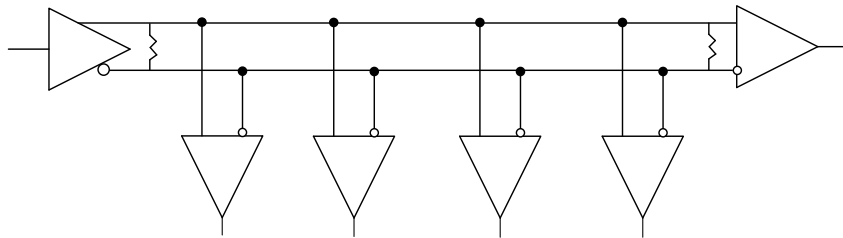


图 10-5. 带双端接的多点或分布式单工配置

半双工多节点多点理论配置：数据流为单向，从多个可能的驱动器中选择一个，传输至多个接收器。单块评估测试板即可实现一个“两节点”多点连接。超过两个节点则需要多块评估测试板。并联终端互连可提供典型的 MLVDS 幅度电平，并最大限度地减少反射。在测试板上，可根据需要使用接头 P1、P2 和 P3 将收发器相互连接或连接至总线。参见图 10-6。UM3406 可用作驱动器或接收器。

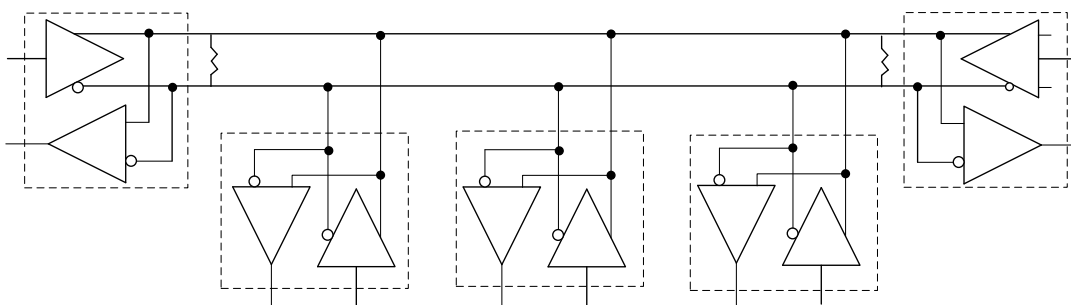
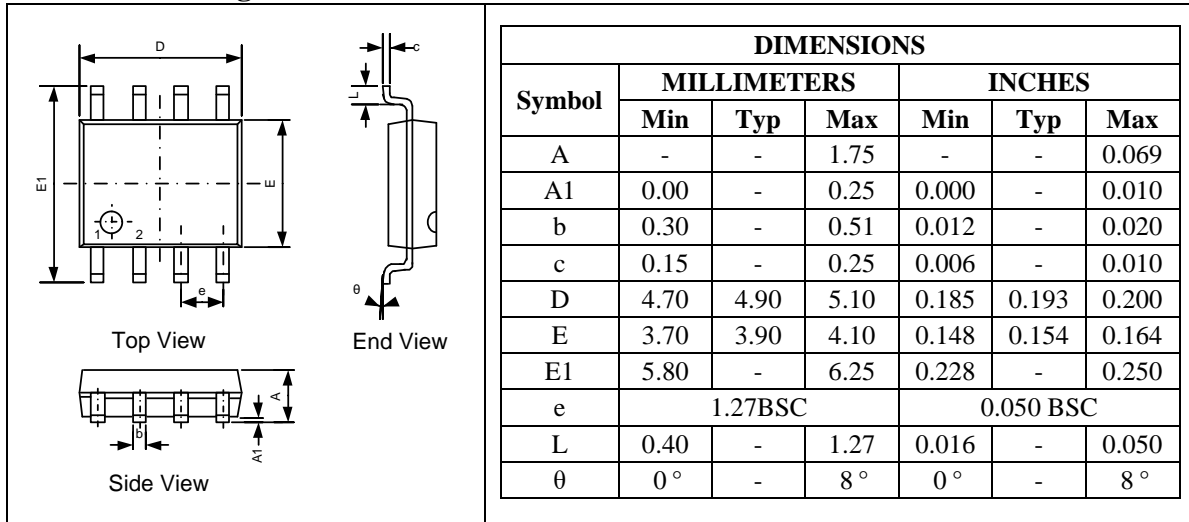


图 10-6. 多节点半双工配置（需要双端接）

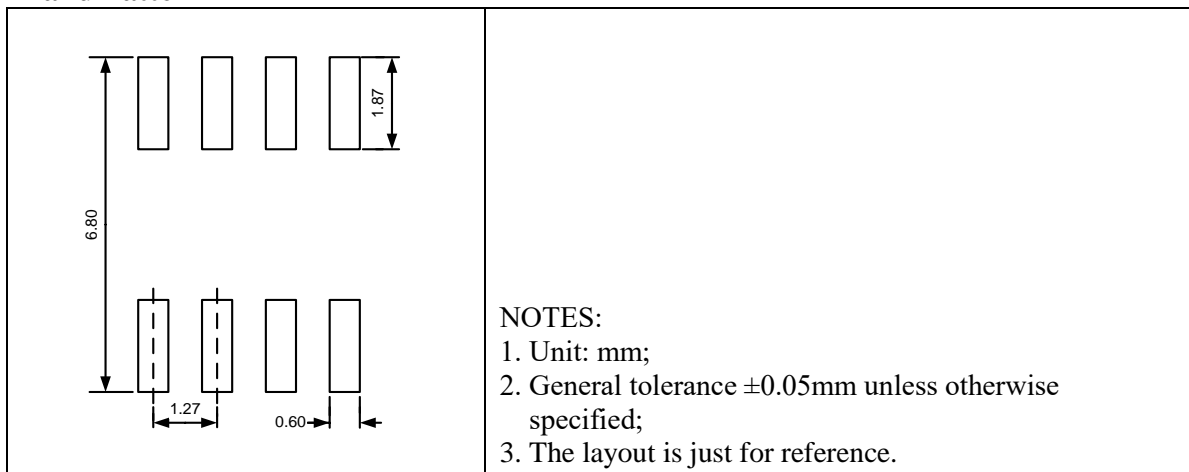
封装信息

SOP8

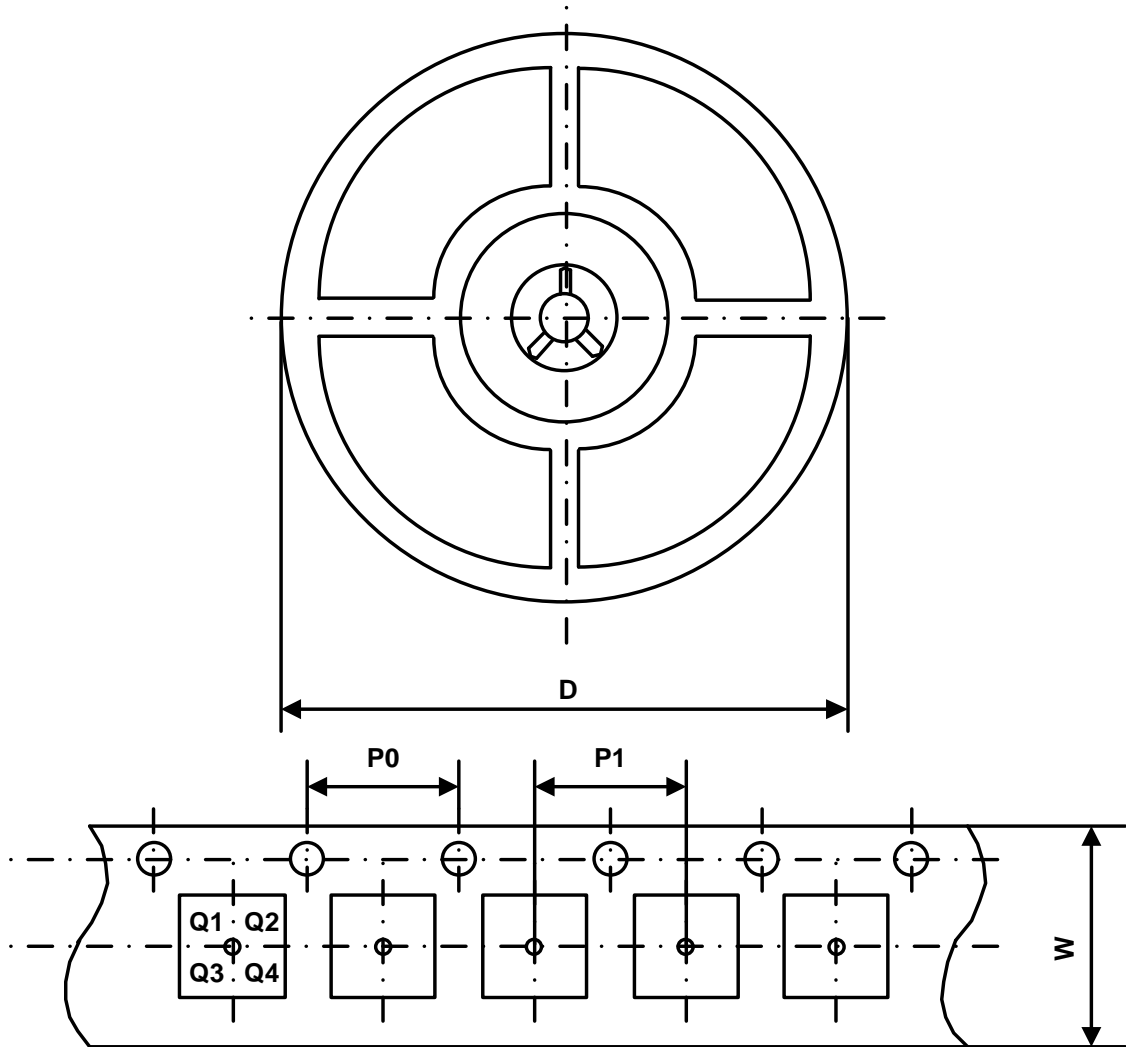
Outline Drawing



Land Pattern



包装信息



Part Number	Package Type	Carrier Width (W)	Pitch (P0)	Pitch (P1)	Reel Size (D)	PIN 1 Quadrant
UM3405S8	SOP8	12 mm	4 mm	8 mm	330 mm	Q1
UM3406S8	SOP8	12 mm	4 mm	8 mm	330 mm	Q1

绿色合规

盈力半导体在运营各环节始终坚守环保卓越标准，确保在有害物质使用方面满足或超越各项法规要求。公司已成功推行多项管控方案，持续减少有害物质使用与排放。

盈力全系列元器件均符合 RoHS 指令要求，助力客户满足各项环保法规。如需了解更多绿色合规信息，敬请访问：<https://www.union-ic.com/Quality.html>

重要声明

本文档所含信息均经仔细审核，据信准确可靠。但本文档如有变更，恕不另行通知。盈力半导体不对文档中可能存在的任何信息误差承担责任，亦不承诺对文档内容进行更新、保持信息时效性，或向任何个人及机构告知相关变更。为提升产品可靠性、功能及优化设计，力求提供最优产品，本公司保留随时进行产品及相关资料修改调整的权利。